

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-276108

(43)Date of publication of application : 06.10.2000

(51)Int.Cl. G09G 3/30
H05B 33/14

(21)Application number : 11-079729 (71)Applicant : SANYO ELECTRIC CO LTD

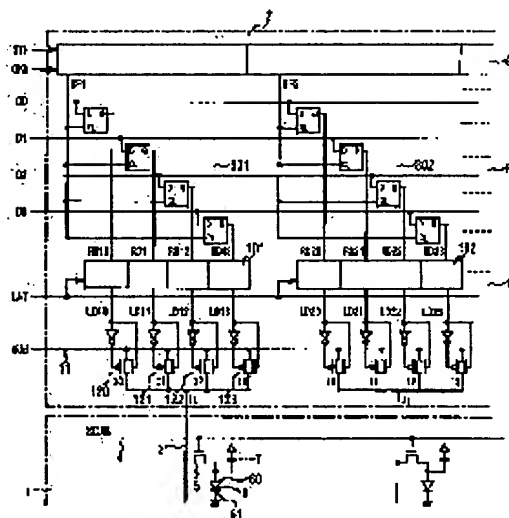
(22)Date of filing : 24.03.1999 (72)Inventor : OKUYAMA MASAHIRO
FURUMIYA NAOAKI

(54) ACTIVE EL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To miniaturize a display panel by dispensing with analog voltages having plural steps and reducing the number of input terminals and wiring patterns of a driving circuit in an active EL display device to which digital video data are inputted.

SOLUTION: This display device drives EL elements 6 via TFTs 5 with current flowing in data lines 3 and is provided with a data register 8 successively fetches input digital video data for every data line and a latch circuit 9 holding the data fetched in the data register 8 for a 1H period and (n) pieces of analog switches which are inserted between respective data lines 3 and a power source line 11 and to which n-bit digital video data for every one data line are inputted as respective control signals for every bit. Thus, EL elements are made to emit light with luminance in accordance with the digital video data by setting current quantities flowing through switches so that current quantities are different respectively while changing sizes of the transistors of respective switches.



LEGAL STATUS

[Date of request for examination] 19.11.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-276108

(P2000-276108A)

(43) 公開日 平成12年10月6日 (2000. 10. 6)

(51) Int. Cl.⁷

識別記号

F I

テームコード* (参考)

G 0 9 G 3/30

G 0 9 G 3/30

J 3 K 0 0 7

H 0 5 B 33/14

H 0 5 B 33/14

A 5 C 0 8 0

審査請求 未請求 請求項の数 2 O L (全 5 頁)

(21) 出願番号 特願平11-79729

(22) 出願日 平成11年3月24日 (1999. 3. 24)

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 奥山 正博

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

(72) 発明者 古宮 直明

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

(74) 代理人 100111383

弁理士 芝野 正雅

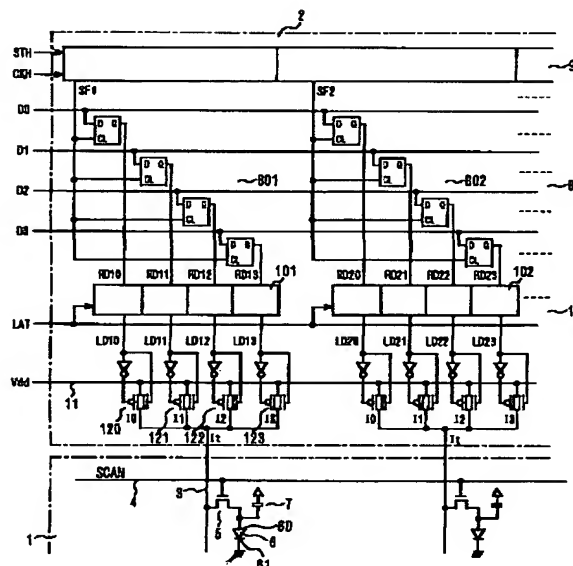
最終頁に続く

(54) 【発明の名称】 アクティブ型EL表示装置

(57) 【要約】

【課題】 デジタルビデオデータを入力するアクティブ型EL表示装置において、複数段階のアナログ電圧を必要とせず、ドライブ回路の入力端子数及び配線パターンを削減して、表示パネルを小型化する。

【解決手段】 TFT5を介してデータライン3に流れる電流でEL素子6を電流駆動すると共に、入力デジタルビデオデータを各データライン毎に順次取り込むデータレジスタ8と、データレジスタに取り込まれたデータを1H期間保持するラッチ回路9と、各データライン3と電源ライン11の間に挿入され、1データライン毎のnビットのデジタルビデオデータをビット毎に各々制御信号として入力するn個のアナログスイッチとを設け、各スイッチのトランジスタのサイズを変えてスイッチに流れる電流量を各々異なるように設定し、デジタルビデオデータに応じた輝度でELを発光させる。



【特許請求の範囲】

【請求項1】 選択信号に応じて開閉する薄膜トランジスタを介してデータラインに接続されたEL素子と、入力されるデジタルデータを各データライン毎に順次取り込むデータレジスタと、該データレジスタに取り込まれたデータを所定期間保持するラッチ回路と、各データラインと電源ラインの間に挿入され、1データライン毎のnビット（n：2以上の整数）のデジタルデータをビット毎に各々制御信号として入力するn個のスイッチとを備え、該n個のスイッチは流れる電流量が各々異なるように構成されていることを特徴とするアクティブ型EL表示装置。

【請求項2】 前記n個のスイッチは、各々トランジスタにより構成され、各トランジスタのサイズが異なることを特徴とする請求項1記載のアクティブ型EL表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、薄膜トランジスタ（TFT）を用いて有機エレクトロルミネッセンス（EL）素子を駆動するアクティブ型のEL表示装置に関する。

【0002】

【従来の技術】有機EL素子は、自ら発光するため液晶表示装置に必要なバックライトが要らず薄型化に最適であると共に、視野角にも制限が無いため、次世代の表示装置としてその実用化が大きく期待されている。

【0003】有機EL素子51は、図5に示すように例えば、透明なガラス基板52上にITO等の透明電極から成る陽極53を形成し、この陽極53とMgIn合金から成る陰極54との間に、MTDATAから成るホール輸送層55、TPDとRubreneから成る発光層56、Alq3から成る電子輸送層57を順に積層して形成されている。そして、陽極53から注入されたホールと陰極54から注入された電子とが発光層56の内部で再結合することにより光が放たれ、図中の矢印で示すように光は透明な陽極側から外部へ放射される。

【0004】このような有機EL表示装置には、単純マトリクス構造のパッシブ型と、TFTを用いるアクティブ型の2種類があり、アクティブ型においては、従来、図4に示す駆動回路が用いられていた。

【0005】図4において70が有機EL素子であり、1画素分の駆動回路は、データライン75からの表示信号DATAがドレインに印加され、選択信号ライン76からの選択信号SCANがゲートに印加され、選択信号SCANによりオンオフするスイッチング用TFT71と、TFT71のソースと所定の直流電圧Vsc間に接続され、TFT71のオン時に供給される表示信号により充電され、TFT71のオフ時には充電電圧VGを保持するコンデンサ72と、ドレインが駆動電源電圧Vddを供給する電源ライン77に接続され、ソースが有機EL素子70の陽極に接続されると

共に、ゲートにコンデンサ72からの保持電圧VGが供給されることにより有機EL素子70を電流駆動する駆動用TFT74によって構成されている。ここでは、有機EL素子の陰極は接地（GND）電位に接続されており、駆動電源電圧Vddは例えば10Vといった正電位である。また、電圧Vscは例えば、Vddと同一電位あるいは接地（GND）電位である。

【0006】このように構成されているため、TFT71がオンしたときにデータライン75から供給された電圧が、駆動用TFT74のゲートに印加され、その電圧に応じた電流がEL素子70に流れ、EL素子70が発光する。

【0007】ところで、ビデオ信号にはアナログとデジタルの2種類の信号があり、アクティブ型有機EL表示装置においては、デジタルのビデオ信号に対応する表示装置は今のところ実現されていない。一方、液晶表示装置においては、このようなデジタルのビデオ信号に対応する表示装置は、従来、図3に示すように構成されていた。

【0008】即ち、外部からのデジタルビデオデータD0～D3を、シフトレジスタ30からのシフトクロックに従ってデータレジスタ31に取り込み、取り込んだデータをラッチ回路32にラッチする。そして、ラッチされたデジタルデータをD/Aコンバータ33でアナログの表示信号に変換し、この信号をデータライン34に供給する。データライン34には、選択信号ライン35からの選択信号に応じて開閉するTFT36のドレインが接続されており、このTFT36のソースに画素電極370及び補助容量38が接続されている。画素電極370の対向側には共通電極が設けられ、両電極の間に液晶37が封入されている。

【0009】

【発明が解決しようとする課題】デジタルビデオ信号を入力する従来の液晶表示装置においては、上述したように、ドライバ回路内にデジタル信号をアナログ信号に変換するD/Aコンバータを用いていた。例えば、デジタルデータのビット数が4ビットの場合、これをアナログ信号に変換するためには「16」段階の階調電圧V0～V15を必要とする。

【0010】従って、ドライバ回路を表示パネルに内蔵する場合には、「16」段階もの階調電圧V0～V15を入力するための端子及び配線パターンを、表示パネルに設けねばならなくなり、パネルを小型化できないという課題があった。また、ドライバ回路をIC化する場合であっても、ICの端子数が増加してしまう。

【0011】そして、このような課題は、図4に示す従来の駆動回路によってTFTを用いてEL素子を駆動するアクティブ型EL表示装置においても問題となっていた。

【0012】そこで、本発明は、デジタルビデオ信号を入力するにもかかわらず、そのデータビット数に応じた

階調電圧を必要としないアクティブ型EL表示装置を提供するものである。

【0013】

【課題を解決するための手段】本発明は、アクティブ型EL表示装置であって、選択信号に応じて開閉する薄膜トランジスタを介してデータラインに接続されたEL素子と、入力されるデジタルデータを各データライン毎に順次取り込むデータレジスタと、該データレジスタに取り込まれたデータを所定期間保持するラッチ回路と、各データラインと電源ラインの間に挿入され、1データライン毎の n ビット（ $n:2$ 以上の整数）のデジタルデータをビット毎に各々制御信号として入力する n 個のスイッチとを備え、該 n 個のスイッチは流れる電流量が各々異なるように構成されていることを特徴とする。

【0014】本発明では、前記 n 個のスイッチは、各々トランジスタにより構成され、各トランジスタのサイズが異なることを特徴とする。

【0015】

【発明の実施の形態】図1は、本発明によるアクティブ型EL表示装置の実施形態を示すブロック図であり、1は画素部、2はドライバ回路であって、この例は、画素部1を有する表示パネルがドライバ回路2を内蔵している例を示す。

【0016】画素部1において、各画素は、データライン3からの表示信号DATAがドレインに印加され、選択信号ライン4からの選択信号SCANがゲートに印加され、選択信号SCANに応じて開閉するTFT5と、陽極60がTFT5のソースに接続されて陰極61が接地電位に接続されたEL素子6と、TFT5のソースと所定の直流電位間に接続された保持用コンデンサ7とより成る。EL素子6は、図5に示す構造とほぼ同様に、陽極60と陰極61間に、ホール輸送層、発光層及び電子輸送層を順に積層して形成されている。

【0017】ここで、本実施形態では、1画素に表示するデジタルビデオデータは4ビットで構成されているものとする。

【0018】ドライバ回路2は、各データライン3毎に4つのD-FFから成り、入力されるデジタルデータD0~D3を取り込むデータレジスタ8と、各データライン毎にデータレジスタ8へデータを取り込むタイミングを示すシフトクロックSF1、SF2...を出力するシフトレジスタ9と、データレジスタ8に取り込まれたデータをラッチパルスLATに応じてラッチするラッチ回路10と、各データライン3毎に設けられ、電源電圧Vddを供給する電源ライン11とデータライン3との間に挿入された4つのアナログスイッチ120、121、122、123とを有する。そして、この4つのアナログスイッチ120、121、122、123には、データライン3用のラッチ回路101からの4ビットの各出力LD0、LD1、LD2、LD3が各々スイッチの開閉を制御する制御信号として

入力されている。

【0019】また、4つのアナログスイッチ120、121、122、123は、 n チャンネルと p チャンネルのトランジスタから成り、これらトランジスタのサイズを変えることによって、流れる電流量が異なるよう設定している。即ち、アナログスイッチ120を構成するトランジスタのチャンネル幅を W としたとき、アナログスイッチ121、122、123を各々構成するトランジスタのチャンネル幅を、順に、 $2W$ 、 $4W$ 、 $8W$ としている。よって、アナログスイッチ120、121、122、123を各々流れる電流を $I0$ 、 $I1$ 、 $I2$ 、 $I3$ とすると、 $I1=2I0$ 、 $I2=4I0$ 、 $I3=8I0$ となる。

【0020】次に、本発明の動作を、図2のタイミングチャートを参照しながら説明する。

【0021】まず、シフトレジスタ9において、スタートパルスSTHが図2bに示すように立ち上がると、基準クロックCKHに基づき、1H期間（水平同期期間）内に各段から図2c、dに示すように、順次シフトクロックSF1、SF2、...が出力される。1列目のデータライン用のシフトクロックSF1は、初段のデータレジスタ801にクロックとして印加されているので、入力された4ビットのデジタルビデオデータD0、D1、D2、D3は、図2eに示すようにシフトクロックSF1の立ち上がりに応じて、データレジスタ801に取り込まれる。2列目のデータライン用のシフトクロックSF2は、次段のデータレジスタ802にクロックとして印加されているので、入力された4ビットのデジタルビデオデータD0、D1、D2、D3は、図2fに示すようにシフトクロックSF2の立ち上がりに応じて、データレジスタ802に取り込まれる。以下同様に、各列のデータライン用のデータレジスタ8に順次入力データが取り込まれていく。

【0022】ラッチパルスLATは、図2gに示すように1H期間に1度だけ出力されるので、図2h、iに示すように、各データライン用の全てのラッチ回路101、102...には、1H期間内にデータレジスタ8に順次取り込まれたデータD0~D3が、同時にラッチされ、1H期間保持されることとなる。

【0023】そして、ラッチ回路101の4ビットの出力LD10、LD11、LD12、LD13は、各々アナログスイッチ120、121、122、123に入力されるので、例えば、出力LD10、LD11、LD12、LD13が「1、0、0、0」であれば、アナログスイッチ120のみがオンして、電流 $I0$ が I_t としてデータライン3に流れる。ここで、選択信号SCANが図2jに示すようにHレベルであると、TFT5がオンして電流 $I0$ はEL素子6に流れ、EL素子6は電流 $I0$ に応じた輝度で発光する。また、出力LD10、LD11、LD12、LD13が「1、1、1、1」であれば、全てのアナログスイッチ120、121、122、123がオンして、電流 $I0$ 、 $I1$ 、 $I2$ 、 $I3$ のトータル電流 $I_t=I0+2I0+4I0+8I0=15I0$ がデータライン3に流れる。つまり、この場合

は、 I_0 の15倍の電流が流れる。そして、この電流がTFT5を介してEL素子6に流れるので、上述した例に比べEL素子6は15倍の輝度で発光することとなる。

【0024】このように、4ビットのデジタルビデオデータに対応する16階調の輝度で、EL素子の表示が行われることとなる。

【0025】ところで、本実施形態においては、各データライン毎に4つのアナログスイッチを設けたが、これはデジタルビデオデータのビット数が4ビットであるからであり、異なるビット数のときは、各データライン毎にそのビット数と同じ個数のアナログスイッチを設ければよい。また、各アナログスイッチの電流量を変えるために、上述の実施形態においてはトランジスタのチャンネル幅 W を変更するようにしたが、その代わりに、アナログスイッチ120、121、122、123のチャンネル長を順に $8L$ 、 $4L$ 、 $2L$ 、 L と変更しても良く、あるいはチャンネル幅 W とチャンネル長 L の双方を変更するようにしても良い。

【0026】尚、ドライブ回路を内蔵せずIC化することも勿論可能であり、この場合にも同様に、階調電圧を 20 入力するための入力端子及びその配線パターンが削減され*

＊る。

【0027】

【発明の効果】本発明によれば、デジタルビデオデータを入力するアクティブ型EL表示装置において、従来のような複数段階のアナログ階調電圧を必要としないので、ドライブ回路の入力端子数及びそのための配線パターンを削減することができる。従って、ドライブ回路を表示パネルに内蔵した場合には、表示パネル自体を小型化でき、またドライブ回路をIC化した場合には、ICの端子数及び回路規模を小さくできる。

【図面の簡単な説明】

【図1】本発明によるアクティブ型EL表示装置の実施形態を示すブロック図である。

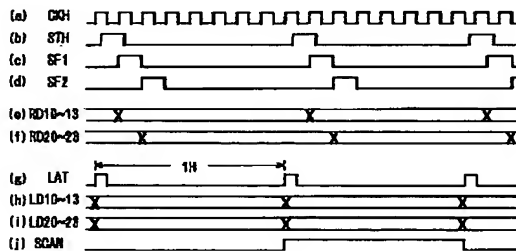
【図2】本発明の実施形態の動作を示すタイミングチャートである。

【図3】従来のアクティブ型EL表示装置を示すブロック図である。

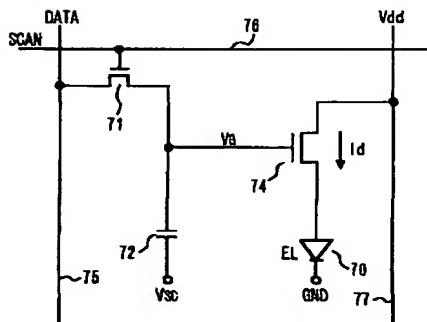
【図4】従来のアクティブ型EL表示装置の駆動回路を示すブロック図である。

【図5】EL素子の構造を示す断面図である。

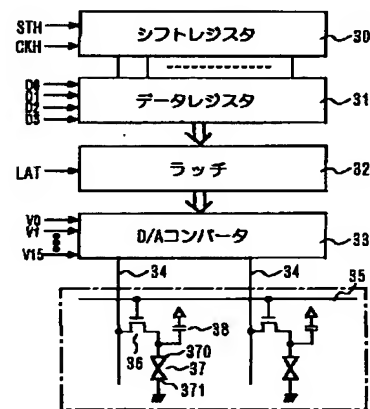
【図2】



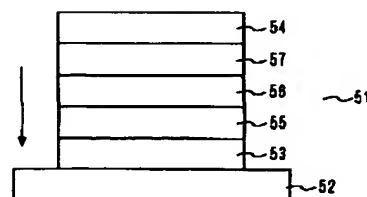
【図4】



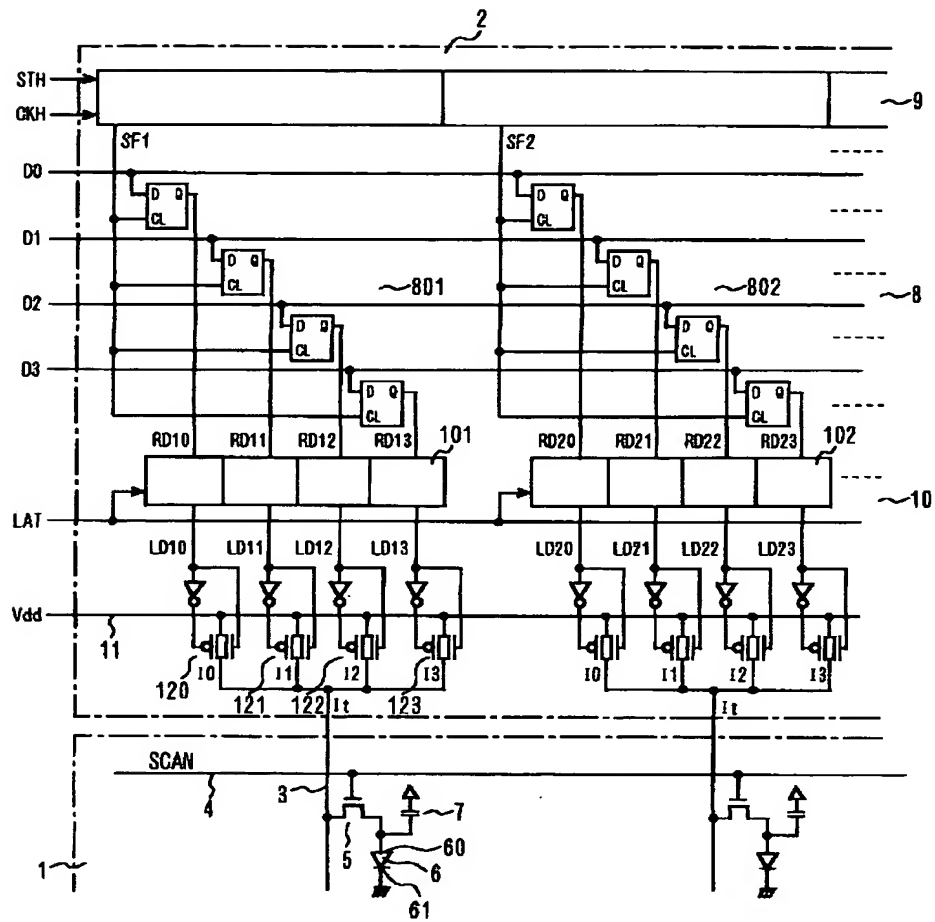
【図3】



【図5】



【図1】



フロントページの続き

Fターム(参考) 3K007 AB02 AB18 BA06 DA01 DB03
 EB00 GA04
 5C080 AA06 BB05 DD22 EE29 GG12
 JJ02 JJ03 JJ04